

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-051751  
 (43)Date of publication of application : 21.02.2003

(51)Int.Cl. H04B 1/04  
 H03F 3/189  
 H03F 3/60  
 H03F 3/68  
 H04B 1/40

(21)Application number : 2001-238813

(71)Applicant : HITACHI LTD

(22)Date of filing : 07.08.2001

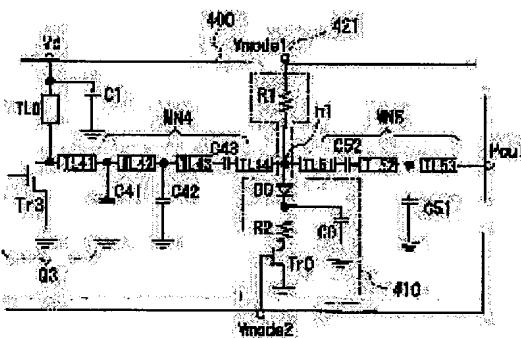
(72)Inventor : TSUCHIYA MASAHIRO  
 SHIBUYA TAKESHI  
 YABE KATSUHISA  
 TAKAHASHI KAZUHIRO

## (54) ELECTRONIC COMPONENT AND WIRELESS COMMUNICATION DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve power efficiency of the power amplifier circuit in a wireless communication device which has a mode where an output transistor (TR) operates being saturated and a mode where the output TR makes linear operation.

**SOLUTION:** An electronic component (module) for a wireless communication device where at least an output power amplifier (Q1, Q2, Q3) and an impedance matching circuit (MN) are mounted on one insulation board and the impedance of an output terminal of the impedance matching circuit is selected to be 50 ohms, is provided with, at an impedance point having impedance lower than the impedance of the output terminal of the impedance matching circuit, a changeover circuit (410) that changes a circuit constant of the impedance matching circuit or a high frequency impedance when viewing the impedance matching circuit from the output power amplifier depending on an operating state.



### LEGAL STATUS

[Date of request for examination] 14.12.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-51751

(P2003-51751A)

(43)公開日 平成15年2月21日(2003.2.21)

(51) Int.Cl.<sup>7</sup>  
H 0 4 B 1/04  
H 0 3 F 3/189  
3/60  
3/68  
H 0 4 B 1/40

識別記号

F I  
H 0 4 B 1/04  
H 0 3 F 3/189  
3/60  
3/68  
H 0 4 B 1/40

データコード\* (参考)  
5J067  
5J069  
5J092  
5K011  
5K060

審査請求 未請求 請求項の数13 O.L. (全 11 頁)

(21)出願番号 特願2001-238813(P2001-238813)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(22) 出願日 平成13年8月7日(2001.8.7)

(22)出願日 平成13年8月7日(2001.8.7) (72)発明者 東京都千代田区神田駿河台四丁目6番地  
土屋 雅裕 東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内  
(73)発明者 遠山 剛

東宮都小  
前

東京都千代田区神田三崎町2-10-1  
中華料理立川

株式会社日立製作所半導体グループ内  
100085811

(74)代理人 100065311

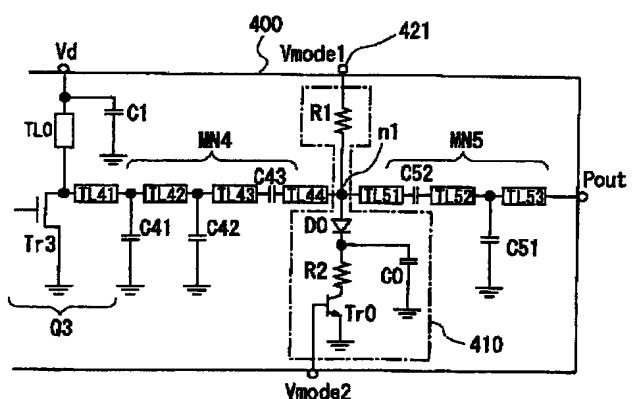
开埠上人日方雷雄

(54) 【発明の名称】 電子部品および無線通信機

(57) 【要約】

【課題】 出力トランジスタが飽和動作するモードと線形動作するモードを備えた無線通信機用の電力増幅回路の電力効率向上させる。

【解決手段】 少なくとも出力パワーアンプ（Q1, Q2, Q3）とインピーダンス整合回路（MN）とが1つの絶縁基板上に搭載され上記インピーダンス整合回路の出力端子のインピーダンスが50Ωに設定されている無線通信機用の電子部品（モジュール）において、上記インピーダンス整合回路内の中間出力端子のインピーダンスよりも低いインピーダンス点に、上記インピーダンス整合回路の回路定数もしくは上記出力パワーアンプから上記インピーダンス整合回路側を見たときの高周波的なインピーダンスの値を動作状態に応じて変化させる切替え回路（410）を設けるようにした。



(2)

1

## 【特許請求の範囲】

【請求項 1】 少なくとも出力パワーアンプとインピーダンス整合回路とが1つの絶縁基板上に搭載され上記インピーダンス整合回路の出力端子のインピーダンスが $50\Omega$ に設定されている無線通信機用の電子部品であって、

上記インピーダンス整合回路内の上記出力端子のインピーダンスよりも低いインピーダンス点に、上記インピーダンス整合回路の回路定数を動作状態に応じて変化させる切替え回路が設けられていることを特徴とする電子部品。

【請求項 2】 少なくとも出力パワーアンプとインピーダンス整合回路とが1つの絶縁基板上に搭載され上記インピーダンス整合回路の出力端子のインピーダンスが $50\Omega$ に設定されている無線通信機用の電子部品であって、

上記インピーダンス整合回路内の上記出力端子のインピーダンスよりも低いインピーダンス点に、上記出力パワーアンプから上記インピーダンス整合回路側を見たときの高周波的なインピーダンスの値を動作状態に応じて変化させる切替え回路が設けられていることを特徴とする電子部品。

【請求項 3】 少なくとも出力パワーアンプとインピーダンス整合回路とが1つの絶縁基板上に搭載され上記インピーダンス整合回路の出力端子のインピーダンスが $50\Omega$ に設定され、上記出力パワーアンプの最終段の出力トランジスタが飽和領域で動作する第1の動作モードと上記出力トランジスタが線形領域で動作する第2の動作モードと有する無線通信機用の電子部品であって、

上記インピーダンス整合回路内の上記出力端子のインピーダンスよりも低いインピーダンス点に、上記インピーダンス整合回路の回路定数を動作モードに応じて変化させる切替え回路が設けられていることを特徴とする電子部品。

【請求項 4】 少なくとも出力パワーアンプとインピーダンス整合回路とが1つの絶縁基板上に搭載され上記インピーダンス整合回路の出力端子のインピーダンスが $50\Omega$ に設定され、上記出力パワーアンプの最終段の出力トランジスタが飽和領域で動作する第1の動作モードと上記出力トランジスタが線形領域で動作する第2の動作モードと有する無線通信機用の電子部品であって、

上記インピーダンス整合回路内の上記出力端子のインピーダンスよりも低いインピーダンス点に、上記出力パワーアンプから上記インピーダンス整合回路側を見たときの高周波的なインピーダンスの値を動作モードに応じて変化させる切替え回路が設けられていることを特徴とする電子部品。

【請求項 5】 上記第1動作モードはGMSK変調方式に従った高周波送信信号の増幅を行なうモードであり、上記第2動作モードはEDGE変調方式に従った高周波

2

送信信号の増幅を行なうモードであることを特徴とする請求項3または4に記載の電子部品。

【請求項 6】 上記切替え回路は、信号の伝送路と定電位点との間に直列に接続されたスイッチ手段および容量素子から構成されていることを特徴とする請求項1～5のいずれかに記載の電子部品。

【請求項 7】 上記切替え回路を制御する電圧もしくは信号を受ける端子を有することを特徴とする請求項1～6のいずれかに記載の電子部品。

【請求項 8】 少なくとも出力パワーアンプとインピーダンス整合回路とが1つの絶縁基板上に搭載、上記出力パワーアンプの出力トランジスタが飽和領域で動作する第1の動作モードと上記出力トランジスタが線形領域で動作する第2の動作モードと有し、上記インピーダンス整合回路の回路定数、もしくは上記出力パワーアンプから上記インピーダンス整合回路側を見たときの高周波的なインピーダンスの値、を動作モードに応じて変化させる切替え回路が設けられている第1の電子部品と、インピーダンスが $50\Omega$ に設定されているアンテナ端子および送受信信号の切替えを行なうスイッチ回路を有する第2の電子部品と、

上記アンテナ端子に接続されたアンテナと、

上記アンテナ端子より受信した信号を増幅するロウノイズアンプと、

上記出力パワーアンプにより増幅される送信信号の変調および上記ロウノイズアンプにより増幅された受信信号の復調を行なう高周波処理回路と、

音声信号をベースバンド信号に変換して上記高周波処理回路に供給するとともに上記高周波処理回路で復調された受信信号を音声信号に変換するベースバンド回路と、を備えてなることを特徴とする無線通信機。

【請求項 9】 上記第1動作モードはGMSK変調方式に従った高周波送信信号の増幅を行なうモードであり、上記第2動作モードはEDGE変調方式に従った高周波送信信号の増幅を行なうモードであることを特徴とする請求項8に記載の無線通信機。

【請求項 10】 上記切替え回路は、信号の伝送路と定電位点との間に直列に接続されたスイッチ手段および容量素子から構成されていることを特徴とする請求項8または9に記載の無線通信機。

【請求項 11】 上記第1の電子部品は上記切替え回路を制御する電圧もしくは信号を受ける端子を有し、上記切替え回路を制御する電圧もしくは信号は上記ベースバンド回路から供給されるように構成されていることを特徴とする請求項8～10のいずれかに記載の無線通信機。

【請求項 12】 上記第2の電子部品は上記スイッチ回路を制御する電圧もしくは信号を受ける端子を有し、上記スイッチ回路を制御する電圧もしくは信号は上記ベースバンド回路から供給されるように構成されていること

50

(3)

3

を特徴とする請求項1に記載の無線通信機。

【請求項1】 上記インピーダンス整合回路の出力端子はインピーダンスが $50\Omega$ に設定されているとともに、上記インピーダンス整合回路内の上記出力端子のインピーダンスよりも低いインピーダンス点に、上記切替え回路が接続されていることを特徴とする請求項8～12のいずれかに記載の無線通信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、無線通信機における電力增幅回路さらには出力トランジスタが飽和動作と線形動作の2つの動作を行なう電力增幅回路の電力効率を向上させる技術に関し、例えばGMSK (Gaussian filtered Minimum Shift Keying) モードやEDGE (Enhanced Data Rates for GMS Evolution) モードのような複数の送受信モードを備えたマルチモード方式の無線通信機を構成する電力增幅回路に利用して有効な技術に関する。

【0002】

【従来の技術】 近年、携帯電話機に代表される無線通信機においては、デジタル通信方式が主流になりつつある。デジタル通信における変調方式には、周波数変調方式や位相変調方式、時分割多重接続方式などさまざまな方式が採用されている。また、同一の通信機においても、例えば音声信号の通信は送信信号を先ずガウス型のフィルタで波形成形してから搬送波の位相を送信データに応じて位相シフトするGMSK変調方式で行ない、データ通信はGMSK変調の位相シフトにさらに振幅シフトを加えたEDGE変調方式で高速に行なうようにしたデュアルモードの通信機がある。

【0003】 なお、EDGEは、GSM384、あるいはUWC-136とも呼ばれ、無線方式にTDMA (Time Division Multiple Access) を使っており、データ通信速度は最大384Kbpsでビデオ会議や遠隔医療などのアプリケーションに向いている方式である。

【0004】

【発明が解決しようとする課題】 上記2つのモードで1つの出力パワーアンプを共用する場合、上記GMSKモードでは、出力パワーアンプはフル振幅で動作するためアンプを構成する最終段の出力トランジスタは飽和領域で動作され、出力電力は約3Wのような比較的大きな値とされる。一方、EDGEモードでは、出力の振幅も変化させるため出力パワーアンプを構成する最終段のトランジスタは非飽和領域で線形動作され、出力電力は約0.7Wのような小さな値とされる。

【0005】 上記のようなモードによる動作の切替えは、トランジスタのバイアス電圧あるいはバイアス電流を変えることで行なえる。しかしながら、一般に、アンプは電力と効率が比例関係にあるため、GMSKとEDGEのデュアルモードの通信機では、GMSKモードよ

4

りも出力電力の小さなEDGEモードでの電力効率が悪くなるという不具合があった。

【0006】 一方、従来、アナログ通信とデジタル通信の2つの方式を備えた移動体通信機において、アナログ通信とデジタル通信とで共用することができる電力增幅回路に関する発明が提案されている（特開平5-291842号公報）。この先願発明は、電力增幅回路の出力端子に、コンデンサとPINダイオードとを有するスイッチング回路を接続し、このスイッチング回路を通信モードに応じてオン、オフ制御することにより、回路定数を切り替えてデジタルモードで必要な広範囲なりニアリティを確保しつつアナログモードでの効率を向上させるようしている。

【0007】 本発明者は、この先願発明を応用してGMSKモードとEDGEモードを切り替える技術について検討したところ、EDGEモードでの電力効率が充分に改善されないことを見出した。

【0008】 この発明の目的は、出力トランジスタが飽和動作するモードと線形動作するモードを備えた無線通信機用の電力增幅回路の電力効率を向上させることにある。この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

【0009】

【課題を解決するための手段】 本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。すなわち、少なくとも出力パワーアンプとインピーダンス整合回路とが1つの絶縁基板上に搭載され上記インピーダンス整合回路の出力端子のインピーダンスが $50\Omega$ に設定されている無線通信機用の電子部品（モジュール）において、上記インピーダンス整合回路内の上記出力端子のインピーダンスよりも低いインピーダンス点に、上記インピーダンス整合回路の回路定数もしくは上記出力パワーアンプから上記インピーダンス整合回路側を見たときの高周波的なインピーダンスの値を動作状態に応じて変化させる切替え回路を設けるようにしたものである。

【0010】 具体的には、上記出力パワーアンプの最終段の出力トランジスタが飽和領域で動作する第1の動作モード（GMSK変調モード）と上記出力トランジスタが線形領域で動作する第2の動作モード（EDGE変調モード）と有するパワーモジュールにおいて、上記インピーダンス整合回路内の上記出力端子のインピーダンスよりも低いインピーダンス点に、上記インピーダンス整合回路の回路定数もしくは上記出力パワーアンプから上記インピーダンス整合回路側を見たときの高周波的なインピーダンスの値を動作モードに応じて変化させる切替え回路を設けるようにした。

【0011】 上記した手段によれば、各動作モードに応じてインピーダンス整合回路の回路定数が切り替わる

(4)

5

め、それぞれのモードにおける出力トランジスタの負荷が、各モードすなわち出力トランジスタが飽和動作する時はその動作に適した値に、また出力トランジスタが線形動作する時はその動作に適した値に切り替えられるため、パワーアンプの効率を向上させることができるようになる。

## 【0012】

【発明の実施の形態】以下、本発明の好適な実施例を図面に基づいて説明する。図1は、GMSKとEDGEの2つの変調方式による送受信が可能なデュアルモードの携帯電話機に利用して好適なフロントエンド部の一実施例を示す。図1において、ANTは信号電波の送受信用アンテナ、100は送受信の切替えを行なうスイッチを内蔵したアンテナスイッチ・モジュール、FLTは受信信号からノイズを除去するフィルタ、LNAは受信信号を増幅するロウノイズ・アンプ、HPAは出力パワーアンプ、MNはインピーダンス整合回路、200は受信信号を中間周波数にダウントーンコンバートして復調しベースバンド信号を生成したり送信信号を変調したりする高周波処理回路、300は音声信号をベースバンド信号に変換したり受信信号を音声信号に変換したりするベースバンド回路である。

【0013】なお、本明細書においては、表面や内部にプリント配線が施されたセラミック基板のような絶縁基板に複数の電子部品が実装されて上記プリント配線やボンディングワイヤで各部品が所定の役割を果たすように結合されることであたかも一つの電子部品として扱えるように構成されたものをモジュールと称する。

【0014】特に制限されるものでないが、この実施例では、出力パワーアンプHPAとインピーダンス整合回路MNも1つのセラミック基板上に実装されて高周波電力増幅器モジュール（以下、RFパワーモジュールと称する）400として別に構成されている。

【0015】アンテナスイッチ・モジュール100は、アンテナ端子101や送信信号に含まれる高調波を減衰させるロウパスフィルタ102、送受信切替え用のスイッチ103、受信信号から直流成分をカットする容量104などを含んで構成される。また、高周波処理回路200は、GMSKとEDGEの2つの変調方式による変調および復調が可能であり、1つまたは数個の半導体集積回路で構成されている。ベースバンド回路300は、DSP(Digital Signal Processor)やマイクロプロセッサ、半導体メモリなど複数のLSIやICで構成することができる。

【0016】この実施例のアンテナスイッチ・モジュールは、送受信用アンテナANTが接続される端子101のインピーダンスが50Ωとなるように構成される。また、ロウパスフィルタ102と送受信切替え用のスイッチ103の入力端および出力端のインピーダンスも50Ωとなるように構成される。整合回路MNは、50Ωよ

6

りも低い出力インピーダンスを有する出力パワーアンプHPAのインピーダンスを変換して、アンテナスイッチ・モジュール100の入力端子のインピーダンスの50Ωに整合させる働きをなす。特に制限されるものでないが、送受信切替え用のスイッチ回路103は、ベースバンド回路300から供給される切替え制御信号CNTによって切替えが行なわれる。

【0017】図2は、図1の出力パワーアンプHPAとインピーダンス整合回路MNとを含むRFパワーモジュール400の構成例を示す。図2に示されているように、本実施例のRFパワーモジュール400は、3段構成のアンプQ1、Q2、Q3と、入力端子Pinと初段アンプQ1との間に設けられたインピーダンス整合回路Mn1と、アンプQ1、Q2間、Q2、Q3間に設けられたインピーダンス整合回路Mn2、Mn3と、最終アンプQ3と出力端子Poutとの間に設けられたインピーダンス整合回路Mn4、Mn5と、Mn4とMn5との接続ノードn1に接続されたスイッチSW0と容量素子C0とからなる定数切替え回路410とを備えている。

【0018】スイッチSW0はベースバンド回路300からの制御電圧Vmode2によってオン、オフ制御されるように構成されている。特に制限されるものでないが、上記アンプQ1～Q3のうちQ1とQ2は1つのIC(半導体集積回路)として構成され、Q3は別個のICとして構成されている。

【0019】図3は、図2のRFパワーモジュールの最終アンプQ3とその後段のインピーダンス整合回路Mn4、Mn5および定数切替え回路410の具体的な回路構成例を示す。Tr3は最終アンプQ3の出力トランジスタで、このトランジスタTr3のゲート端子に前段のアンプで増幅された送信信号が入力され、ドレイン端子には基本波の1/4波長の電気長を有するλ/4伝送線路TL0を介して電源電圧Vdが印加されており、λ/4伝送線路TL0とトランジスタTr3のドレイン端子との接続ノードにインピーダンス整合回路Mn4が接続されている。なお、TL0は、λ/4線路でなく、コイルインダクタンスであっても良い。

【0020】特に制限されるものでないが、この実施例においては、インピーダンス整合回路Mn4は伝送線路TL41、TL42、TL43、TL44と容量素子C41、C42と直流成分をカットする容量素子C43により構成されている。また、インピーダンス整合回路Mn5は、伝送線路TL51、TL52、TL53と容量素子C51と直流成分をカットする容量素子C52により構成されており、最終的に出力端子Poutのインピーダンスが50Ωになるように回路の定数が設定されている。

【0021】出力トランジスタTr3は、図3の実施例ではMOSFETが使用されているが、MOSFETに限定されず、バイポーラトランジスタやGaAsMES

(5)

7

FET、ヘテロ接合バイポーラトランジスタ (HBT)、HEMT (High Electron Mobility Transistor) 等であってもよい。

【0022】定数切替え回路410は、第1の制御端子421と伝送線路TL44とTL51との接続ノードn1との間に接続された抵抗R1と、上記ノードn1と接地電位のような定電位点との間に直列に接続されたダイオードD0と抵抗R2とトランジスタT0と、前記ダイオードD0のカソード端子と定電位点との間に接続された容量素子C0とから構成されている。

【0023】ダイオードD0はPINダイオードD0が望ましい。容量素子C0は数pFオーダーのもので良い。抵抗R1、R2は数kΩのオーダーのものを使用する。トランジスタTr0は図3の実施例ではバイポーラトランジスタが使用されているが、MOSFETであってもよい。出力トランジスタTr3がMOSFETである場合、トランジスタTr0もMOSFETで構成し、出力トランジスタTr3に隣接して配置することにより、占有面積を小さくすることができる。

【0024】本実施例の回路は、GMSKモードではベースバンド回路300から供給される制御電圧Vmode2がロウレベル（例えば0V）にされる。制御電圧Vmode1はハイレベル（Vd）でもロウレベル（0V）でも良い。すると、定数切替え回路410のトランジスタTr0はオフ状態とされ、PINダイオードD0－抵抗R2－トランジスタT0の電流パスが遮断されるため、送信信号が伝送されるラインから見たダイオードD0のインピーダンスは高くなり、トランジスタTr3からはダイオードD0の先の容量C0が見えなくなる。

【0025】また、ダイオードD0としてPINダイオードを使用しているため、その浮遊容量は無視できる程度に小さい。さらに、抵抗R1も伝送線の50Ωに対して数kΩのオーダーであるので、インピーダンスは充分に高く高周波的に抵抗R1の先のインピーダンスは見えない。そのため、このときRFパワーモジュール400は、定数切替え回路410がないときとほぼ同等な動作をする。つまり、RFパワーモジュール400の回路定数は、伝送線路TL41～TL53と容量C41、C42、C51で決まる。

【0026】一方、EDGEモードでは、ベースバンド回路300から供給される制御電圧Vmode2がハイレベル（例えばVd=3.5V）にされる。また、制御電圧Vmode1もハイレベル（ただし、Vmode1≥Vmode2）にされる。すると、定数切替え回路410のトランジスタTr0はオン状態とされ、PINダイオードD0－抵抗R2－トランジスタT0に電流が流れるため、送信信号が伝送されるラインから見たダイオードD0のインピーダンスは充分に低くなり、高周波的にダイオードD0の先の容量C0が見えるようになる。

【0027】ただし、抵抗R2は伝送線の50Ωに対し

8

て数kΩのオーダーでインピーダンスは充分に高いので、伝送線からは抵抗R2の先のインピーダンスは見えない。また、ダイオードD0としてPINダイオードを使用しているため、そのオン抵抗は無視できる程度に小さい。従って、このときRFパワーモジュール400は、ノードn1に容量C0が接続された回路と同等な動作をする。つまり、RFパワーモジュール400の回路定数は、伝送線路TL41～TL53と容量C41、C42、C52およびC0で決まるようになる。

【0028】なお、図3のような構成を有する定数切替え回路410においては、整合回路MN4がDCカット用の容量C43を有していない回路である場合には、ノードn1の電位が出力トランジスタQ3のドレインから与えられるので、制御電圧Vmode1を与えるなくても制御電圧Vmode2だけで定数切替え回路410を切り替えることができる。

【0029】定数切替え回路410は、上記のような構成のものに限定されず、例えば図4に示されているような回路であっても良い。図4の定数切替え回路410は、整合回路MN4とMN5との接続ノードn1と定電位点との間に容量素子C0とダイオードD0とが直列に接続され、容量素子C0とダイオードD0との接続ノードn0と電源電圧端子Vdとの間に抵抗R0とトランジスタTr0とが直列に接続された構成を有する。この回路では、ダイオードD0はPINダイオードでなくてもよい。

【0030】図4の定数切替え回路410は、ベースバンド回路からの制御電圧VmodeによってトランジスタTr0がオンされると、該トランジスタTr0、抵抗R0およびダイオードD0を通して電流が流れ、ノードn0の電位が所定のレベルにされることによって、送信信号が伝送されるラインから容量C0が見えるようになる。

【0031】また、トランジスタTr0がオフされると、抵抗R0およびダイオードD0を通して流れる電流が遮断され、ノードn0の電位が不定（フローティング）にされることによって、送信信号が伝送されるラインからは容量C0が見えないようになる。つまり、トランジスタTr0のオン状態とオフ状態によって回路の定数が変化される。ただし、図4の定数切替え回路410は、トランジスタTr0がオフされた状態でも伝送線上のノードn1には若干の容量がつくこととなるため、そのような容量がない図3の定数切替え回路410の方が適しているといえる。

【0032】上記伝送線路TL41～TL44およびTL51～TL53は、具体的にはモジュールを構成する絶縁基板の表面に形成されるマイクロストリップラインと呼ばれる導電体層により構成される。このうち最終段アンプQ3の出力トランジスタTr3に接続される伝送線路TL41は、図5に示すようにY字状のパターンに形成するとともに、トランジスタTr3を2つの素子で

(6)

9

構成してそれぞれのドレイン端子を伝送線路TL 4 1 の始端に結合して、前段の整合回路MN 3 の逆Y字状の伝送線路TL 3 0 により同一の信号を2つの素子のゲート端子に入力させて並列に動作させるように構成されている。これにより、出力トランジスタTr 3 を1つの素子で構成する場合よりもソースインダクタンスを低減して高いゲインを得ることができる。

【0033】次に、上記実施例の回路の動作を検証するために行なったシミュレーションの結果について説明する。シミュレーションでは、図6に示すように、図3の定数切替え回路410の代わりに容量C3を接続するとともに、RFパワーモジュールHPAの等価回路の後段に伝送線路TL 8, TL 9を介して $50\Omega$ の終端抵抗Reを接続し、伝送線路TL 8, TL 9の接続ノードn2と定電位点との間には容量C5を接続した回路を対象とした。図7には、図6において出力トランジスタTr 3 のドレイン端子から伝送路側を見たときのインピーダンスZ1を、スミスチャート上にプロットしたものを示す。

【0034】図7において、×印は、図6の容量C3を0とし容量C5を次第に大きくしたときのインピーダンスZ1を示す。これは、電力增幅回路の出力端子に、コンデンサとPINダイオードとを有するスイッチング回路を接続し、このスイッチング回路を通信モードに応じてオン、オフ制御するようにした前記先願発明の回路と等価なモデルである。また、図7において、●印は、図6の容量C5を0とし容量C3を次第に大きくしたときのインピーダンスZ1を示す。これは、整合回路の内部に定数切替え回路410を接続した本発明の図3の実施例の回路と等価なモデルである。

【0035】一方、図8には図6の等価回路において、容量C3とC5をそれぞれ0としたときの、EDGEモードにおける電力効率の等高線と隣接チャネルへの漏れ電力の等高線をスミスチャートに表わしたマップを示す。図8において、鎖線a1～a3がEDGEモードにおける電力効率の等高線を、実線b1～b4はEDGEモードにおける隣接チャネルへの漏れ量の等高線を、さらにハッチング部分GHはGMSKモードでの高効率領域を示す。なお、EDGEモードにおける電力効率の等高線a1, a2, a3は右上ほどつまりa1ほど効率が高い領域を表わしている。また、EDGEモードにおける隣接チャネルへの漏れ量の等高線b1, b2, b3, b4は右上ほどつまりb1ほど漏れ量が少ない領域を表わしている。

【0036】この図8に、図7に示されている×印を結んだ線に対応する矢印を表わすと符号Aのように、また図7の●印を結んだ線に対応する矢印を表わすと符号Bのようになる。

【0037】図8より、矢印AはEDGEモードにおける電力効率の等高線a1, a2, a3に対して斜めである

(6)

10

るのに対し、矢印Bは等高線a1, a2, a3に対してほぼ直角であることが分かる。つまり、等高線a1, a2, a3に対してほぼ直角である矢印Bの方が、より大きな効率の向上が望めることになる。しかも、図8より、矢印Bのようにインピーダンスが変化することにより、EDGEモードにおける隣接チャネルへの漏れ量も少なくなることが分かる。

【0038】図9には、図6の等価回路において、容量C3を0として容量C5を0～3pFの範囲で変化させた場合（先願発明の回路と等価なモデル）と、容量C5を0として容量C3を0～3pFの範囲で変化させた場合（本発明の実施例の回路と等価なモデル）の実測により得られたそれぞれの電力効率を示す。また、図10および図11には、同様に2つのモデルにおけるEVM（エラーベクトルマグニチュード）値とACPR（隣接チャネルへの漏れ電力）値を示す。なお、EVM値は、ディジタル変調におけるIとQを直交軸とする位相図における情報の位置を表わす点の正規の位置からのずれの大きさを表わす値である。

【0039】図9～図11において、×印は先願発明の回路と等価なモデルについての実測結果をプロットしたもの、●印は本発明の実施例の回路と等価なモデルについての実測結果をプロットしたものである。図9より電力効率は本発明の実施例回路の方が高いこと、図10よりEVM値は本発明の実施例回路も先願発明の回路もあり差異がないこと、図11より本発明の実施例回路の方が隣接チャネルへの漏れ電力は少ないことが分かる。

【0040】次に、先願発明の回路と等価なモデルにおいては出力パワーアンプから見たインピーダンスZ1が図8のマップ上で矢印Aのように電力効率の等高線a1, a2, a3に対して斜めの線上にあるのに対し、本発明の実施例の回路と等価なモデルにおいては出力パワーアンプから見たインピーダンスZ1が図8のマップ上で矢印Bのように電力効率の等高線a1, a2, a3に対してほぼ直交する線上にある理由を説明する。

【0041】先願発明の回路と等価なモデルにおいては、モジュールの出力端子（ $50\Omega$ ）に回路定数を切り替えるためのスイッチング回路が接続されているので、そのスイッチング回路内の容量（図6のC5に相当）の大きさを変えると、出力パワーアンプから見たインピーダンスZ1は、 $50\Omega$ を中心とする図12のスミスチャート上で矢印X1のように、容量の大きさに応じてS(1, 1)点と $50\Omega$ 点を通る円に沿って時計回り方向に変化する。そして、Z1は整合回路の伝送線路TL8, TL9で矢印Y1のように $50\Omega$ を中心とする同一反射係数円に沿って時計回り方向に位相( $\theta$ )が変化される。

【0042】さらに、整合回路MN5の容量C4によってZ1はC4の大きさに応じてS(1, 1)点と矢印Y1の先端を通る円に沿って時計回り方向に変化される。

(7)

11

そして、整合回路の伝送線路TL4～TL7でZ1は矢印Y2のように矢印X2の先端を通る50Ωを中心とする同心円に沿って時計回り方向に位相が変化される。さらに、整合回路MN4の容量C2によってZ1はC2の大きさに応じてS(1, 1)点と矢印Y2の先端を通る円に沿って時計回り方向に変化される。そして、整合回路の伝送線路TL2, TL3でZ1は矢印Y3のように矢印X3の先端を通る50Ωを中心とする同心円に沿って時計回り方向に変化される。ここで、図12の矢印Y3と図8矢印Aとを比較するとその方向がほぼ一致しており、上記仮説が正しいことが分かる。

【0043】一方、本発明の実施例の回路と等価なモデルにおいては、モジュールの内部すなわち整合回路内(MN4とMN5との接続ノードn1)に回路定数を切り替えるためのスイッチング回路(410)が接続されているので、出力パワーアンプから見たインピーダンスZ1は、出力端子の50Ωでなくそれよりも低いインピーダンス(例えば30Ω)を中心とするスミスチャート上で、先ず整合回路MN5の容量C4によって例えば図12の矢印X1と同じようにその容量の大きさに応じてS(1, 1)点と30Ω点を通る円に沿って時計回り方向に変化する。そして、整合回路の伝送線路TL6, TL7でZ1は図12の矢印Y1と同じように30Ωを中心とする同一反射係数の円に沿って時計回り方向に位相が変化される。

【0044】さらに、スイッチング回路(140)の容量C3によってZ1はC3の大きさに応じてS(1, 1)点と図12の矢印X2と同じように変化される。そして、整合回路の伝送線路TL4, TL5でZ1は図12の矢印Y2と同じように変化される。さらに、整合回路MN4の容量C2によってZ1はC2の大きさに応じて図12の矢印X3と同じように変化される。そして、整合回路の伝送線路TL2, TL3でZ1は図12の矢印Y3と同じように変化される。

【0045】ただし、本発明の実施例の回路と等価なモデルの場合、スミスチャートの中心は50Ωでなく30Ωである。そこで、この30Ωを中心とするスミスチャートを、50Ωを中心とする図12のスミスチャート上に投射すると、30Ωを中心とするスミスチャートにおける矢印Y3は50Ωを中心とするスミスチャートでは、矢印Y3'のようになる。

【0046】ここで、図12の矢印Y3'と図8の矢印Bとを比較するとその方向がほぼ一致している。これが、本発明の実施例の回路においては、出力パワーアンプから見たインピーダンスZ1が図8のマップ上で矢印Bのように電力効率の等高線a1, a2, a3に対してほぼ直交する線上に存在する理由である。

【0047】図13には、実施例のRFパワーモジュールのデバイス構造を示す。なお、図13は実施例のRFパワーモジュールの構造を正確に表わしたものではな

12

く、その概略が分かるように一部の部品や配線などを省略した構造図として表わしたものである。図13に示されているように、本実施例のモジュールの本体10は、アルミナなどのセラミック板からなる複数の誘電体板11を積層して一体化した構造にされている。各誘電体板11の表面または裏面には、所定のパターンに形成し表面に金メッキを施した銅などの導電体からなる導体層12が設けられている。12aは導体層12からなる配線パターンである。また、各誘電体板11の表裏の導体層12もしくは配線パターン同士を接続するために、各誘電体板11にはスルーホールと呼ばれる孔13が設けられ、この孔内には導電体が充填されている。

【0048】図13の実施例のモジュールでは、6枚の誘電体板11が積層されており、上から第1層目と第3層目と第6層目の裏面側にはほぼ全面にわたって導体層12が形成され、それぞれ接地電位GNDを供給するグランド層とされている。そして、残りの各誘電体板11の表裏面の導体層12は、伝送線路等を構成するのに使用されている。この導体層12の幅と誘電体板11の厚みを適宜に設定することにより、伝送線路はインピーダンスが50Ωとなるように形成される。

【0049】第1層目から第3層目の誘電体板11には、GSM系のパワーアンプIC21とDCS系のパワーアンプIC22を設置するために矩形状の穴が設けられ、この穴の内側に各ICが挿入され穴の底に接合材14によって固定されているとともに、その穴の底に相当する第4層目の誘電体板11とそれよりも下側の各誘電体板11にはビアホールと呼ばれる孔15が設けられ、この孔内にも導電体が充填されている。このビアホール内の導電体は、IC21, IC22で発生した熱を最下層の導体層に伝達して放熱効率を向上させる役目を担っている。

【0050】IC21, IC22の上面の電極と所定の導体層12とはボンディングワイヤ31により電気的に接続されている。また、第1層目の誘電体板11の表面には、前記整合回路MN4, MN5や回路定数切替え回路410等を構成するための容量素子や抵抗素子、ダイオード素子、トランジスタ素子などのチップ型電子部品32が複数個搭載されている。なお、これらの素子のうち容量素子は、電子部品を使用せずに誘電体板11の表裏面の導体層を利用して基板内部に形成することも可能である。

【0051】実施例のモジュールをプリント基板に実装して電気的接続を図るために外部端子は、図14に示すように、モジュール本体10の裏面に所定の形状に形成された導体層からなる電極パッド41として設けられており、この電極パッドとシステムのプリント基板上に設けられている対応する部位(配線の一部もしくは配線と接続されている導電層)との間に半田ボール等を介在させることによりプリント基板上に実装させることができ

(8)

13

るよう構成されている。

【0052】なお、図14に示されている電極パッド41の配置と形状は一例であり、これに限定されるものでない。また、図14において、電極パッド41以外の部位には、前述したように、接地電位を供給するグランド層となる導体層12がほぼ全面的に形成されている。

【0053】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、図1のシステムには示されていないがおいて、パワーアンプの出力レベルを検出するカプラと、該カプラの出力に基づいて出力トランジスタ素子のバイアス電圧を制御するAPC(AutomaticPower Control)回路とを設けるようにしても良い。

【0054】また、図3の実施例においては、出力トランジスタTr3と出力端子Poutとの間に2段の整合回路MN4, MN5を接続したものを見ているが、3段以上の整合回路を接続した構成であっても良い。

【0055】また、前記実施例においては、出力パワーアンプとアンテナスイッチ回路がそれぞれ別のモジュール400と100に構成されている場合について説明したが、本発明は実施例におけるRFパワーモジュール400とアンテナスイッチ・モジュール100とが1つのモジュールとして構成された場合にも適用することができる。いずれの場合においても、本発明において、回路定数切替え回路が接続されるのは、整合回路のインピーダンス50Ωの出力端子よりも前の伝送路途中の50Ωよりも小さなインピーダンス点であると解すべきである。

【0056】さらに、実施例においてはシングルバンド方式の携帯電話機を例にとって説明したが、本発明は、マルチバンド方式の携帯電話機にも適用することができる。具体的には、図1のシステムにおいて、RFパワーモジュール400とフィルタFLT、ロウノイズアンプLNAの組を複数設けると共に、送受信切替えスイッチ103とアンテナ端子との間に周波数帯の異なる信号を分波する分波器を設けて、信号の切替えを行なうように構成することでマルチバンド方式の携帯電話機を実現することができる。

【0057】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるGMSKとEDGEの2つの変調方式による送受信が可能なデュアルモードの携帯電話機に適用した場合を説明したが、本発明はそれに限定されるものでなく、他の変調方式や3以上の変調方式による送受信が可能なマルチモードの携帯電話機や移動電話機などの無線通信システムに利用することができる。

【0058】

【発明の効果】本願において開示される発明のうち代表

14

的なものによって得られる効果を簡単に説明すれば下記のとおりである。すなわち、出力パワーアンプのトランジスタが飽和動作するモードと線形動作するモードを備えた無線通信機用のRFパワーモジュールの電力効率を向上させることができる。また、これにより、少ない消費電力で大きな出力電力が得られるRFパワーモジュールを実現することができ、このモジュールを使用した携帯電話機などの無線通信機においては一回の充電による通話時間や待受け時間を長くすることが可能になるという効果がある。

【図面の簡単な説明】

【図1】GMSKとEDGEの2つの変調方式による送受信が可能なデュアルモードの携帯電話機に利用して好適なフロントエンド部の一実施例を示すブロック図である。

【図2】図1の出力パワーアンプHPAとインピーダンス整合回路MNとを含むRFパワーモジュール400の一例を示す回路構成図である。

【図3】図2のRFパワーモジュールの最終アンプQ3とその後段のインピーダンス整合回路MN4, MN5および定数切替え回路410の具体的な回路構成例を示す回路図である。

【図4】定数切替え回路410の他の構成例を示す回路図である。

【図5】図3のインピーダンス整合回路MN4の具体的な構成例を示す説明図である。

【図6】実施例の回路の動作と先願発明の回路を検証するために使用した回路モデルを示す等価回路図である。

【図7】実施例の回路の動作と先願発明の回路で容量を変化させた場合のシミュレーション結果によるそれぞれのインピーダンスの位相特性を示すスミスチャートである。

【図8】図6の等価回路において、容量C3とC5をそれぞれ0としたときの、EDGEモードにおける電力効率の等高線と隣接チャネルへの漏れ電力の等高線をスミスチャートに表わしたマップである。

【図9】図6の等価回路において、容量C3を0として容量C5を0~3pFの範囲で変化させた場合(先願発明の回路と等価なモデル)と、容量C5を0として容量C3を0~3pFの範囲で変化させた場合(本発明の実施例の回路と等価なモデル)の実測により得られたそれぞれの電力効率を示すグラフである。

【図10】図6の等価回路において、容量C3を0として容量C5を0~3pFの範囲で変化させた場合(先願発明の回路と等価なモデル)と、容量C5を0として容量C3を0~3pFの範囲で変化させた場合(本発明の実施例の回路と等価なモデル)の実測により得られたそれぞれのEVM値を示すグラフである。

【図11】図6の等価回路において、容量C3を0として容量C5を0~3pFの範囲で変化させた場合(先願

50

(9)

15

発明の回路と等価なモデル) と、容量C5を0として容量C3を0~3 pFの範囲で変化させた場合(本発明の実施例の回路と等価なモデル)の実測により得られたそれぞれのACPR値を示すグラフである。

【図12】先願発明の回路と等価なモデルにおいて、出力パワー・アンプから見たインピーダンスZ1の位相が変化する原理を説明するスミスチャートである。

【図13】図1に示されているRFパワーモジュールのデバイス構造の一例を示す一部断面斜視図である。

【図14】実施例のモジュールの裏面の構成例を示す底面図である。

## 【符号の説明】

ANT 送受信用アンテナ

HPA 出力パワー・アンプ

MN インピーダンス整合回路

FLT フィルタ

10

16

LNA ロウノイズ・アンプ

100 アンテナスイッチ・モジュール

101 アンテナ端子(50Ω)

102 ロウパスフィルタ

103 送受信切替え用のスイッチ回路

200 高周波処理回路

300 ベースバンド回路

10 モジュール本体

11 誘電体板

12 導体層

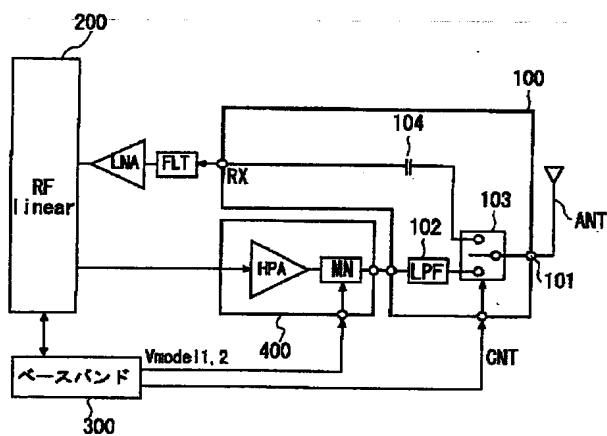
21, 22 パワー・アンプ IC

31 ボンディングワイヤ

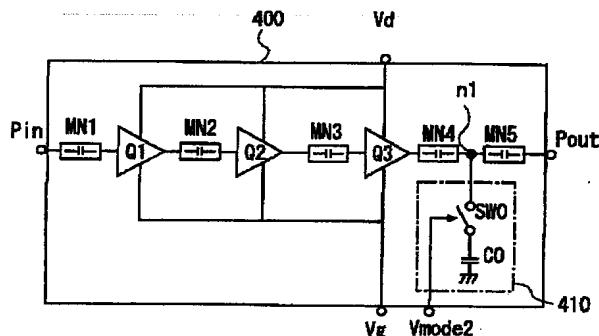
32 チップ型電子部品(容量素子、抵抗素子、トランジスタ素子)

41 電極パッド

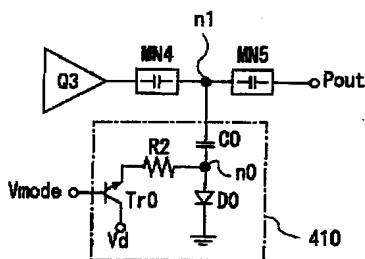
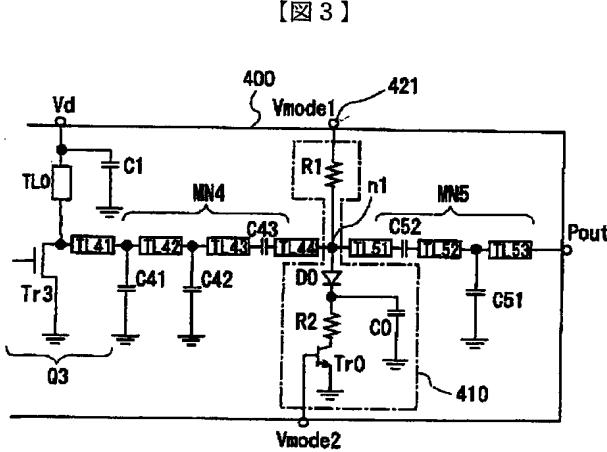
【図1】



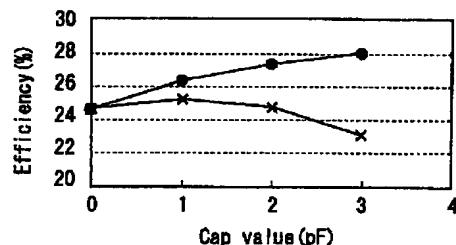
【図2】



【図4】

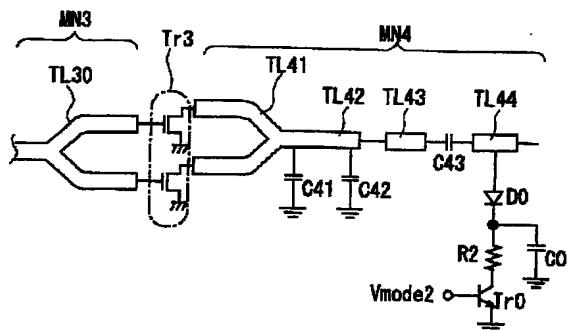


【図9】

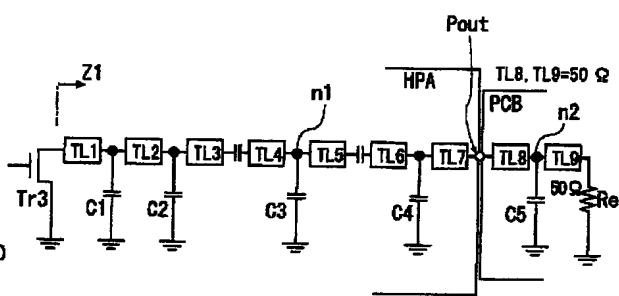


(10)

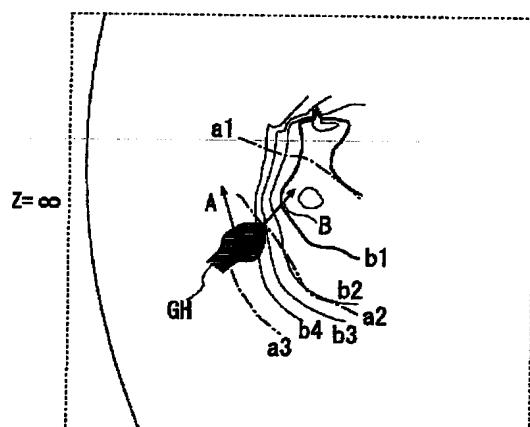
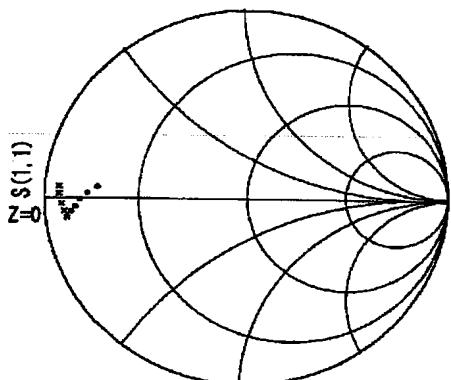
【図 5】



【図 6】

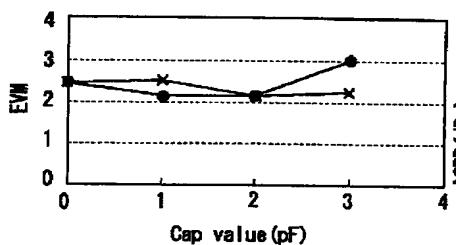


【図 7】

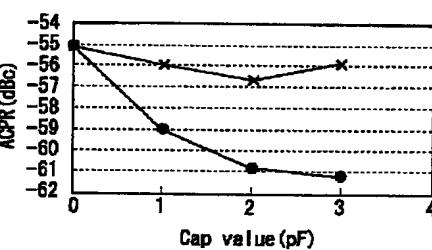


【図 8】

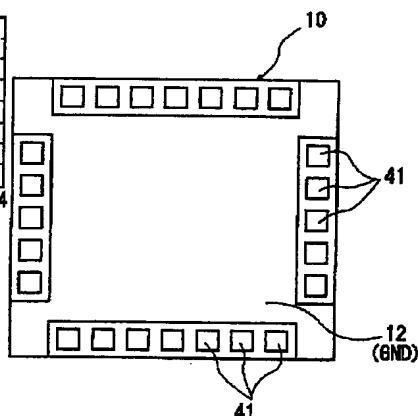
【図 10】



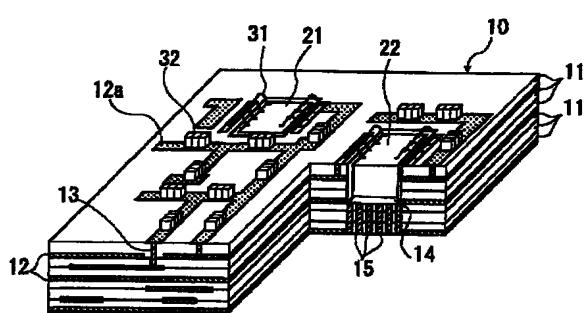
【図 11】



【図 14】

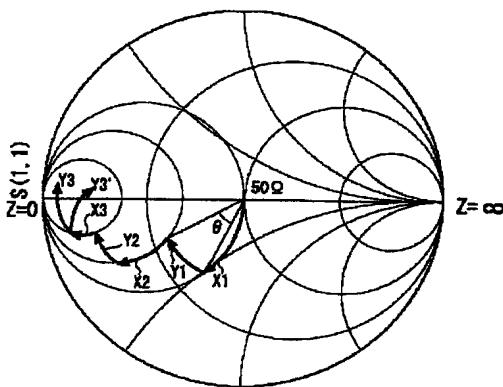


【図 13】



(11)

【図12】



フロントページの続き

(72) 発明者 矢部 勝寿

東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内

(72) 発明者 ▲高▼橋 和寛

東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内

F ターム (参考) 5J067 AA01 AA04 AA41 CA35 CA36

FA18 HA02 HA09 HA18 HA19

HA25 HA29 HA38 KA29 KA42

KA66 KA68 KS01 KS11 LS12

QA04 QS01 SA14 TA01 TA02

TA05

5J069 AA01 AA04 AA41 CA35 CA36

FA18 HA02 HA09 HA18 HA19

HA25 HA29 HA38 KA29 KA42

KA66 KA68 QA04 SA14 TA01

TA02 TA05

5J092 AA01 AA04 AA41 CA35 CA36

FA18 HA02 HA09 HA18 HA19

HA25 HA29 HA38 KA29 KA42

KA66 KA68 QA04 SA14 TA01

TA02 TA05

5K011 DA01 EA06 GA05 JA01 KA03

5K060 BB00 CC05 DD04 FF02 FF06

HH00 HH06 HH39 LL01